

汉芝电子股份有限公司

iMQ Technology Inc.

No.: TDDS01-S7705-CN(B)

Name: SQ7705 简要中文产品规格书

Version: V1.1

SQ7705 简要中文产品规格书

V1.1

No.: TDDS01-S7705-CN(B)	Name: SQ7705 简要中文产品规格书	Version: V1.1
-------------------------	------------------------	---------------

SQ7705 , 16-bit 低功耗安全加密芯片

64K Bytes Flash, 8K Bytes EEPROM, 8K Bytes SRAM, ADC,AES,SHA,Secure Boot

基本信息:

- 最高工作频率: 48 MHz
- 指令集完全兼容于Toshiba TLCS-870/C1
- 工作电压范围: 2.0V ~ 5.5V
- 工作温度范围: -40°C ~ 85°C
- 深眠模式(Deep Sleep Mode) 耗电 < 1uA

存储器配置:

- SRAM 8K Bytes
- Flash 64K Bytes (512bytes / sector)
- EEPROM 8K Bytes (32bytes / sector)
- EEPROM与Code Flash支持Dual operation

低电压检测 (LVD) 系统

掉电复位检测 (BROR)

多样化系统时钟源:

- 支持外部高速晶振/陶振 1~16 MHz
- 支持外部低速晶振/陶振 32.768 KHz
- 以锁相环(PLL)实现最高工作频率 48 MHz
- 内部低速时钟32KHz

定时器/计数器:

- 3个16位定时器(TCA) · 具计数器 · 外部触发定时器 · 脉宽测量与PPG输出模式
- 6个8/16位定时器(Timer A) · 具死区互补PWM输出
- 具万年历功能之RTC
- 时基定时器(Time Base Timer)
- 看门狗定时器 (WDT)
- 系统定时器(STM)
- 分频器输出(DVO)

I/O:

- 64pin产品具53个I/O
- 8个外部中断输入(EINT0~EINT7)
- 16个唤醒输入(KW10~KW1 15)

封装形式:

- LQFP 64 (10x10)



12位ADC

- 16个输入埠
- 1个ADC外部参考电压源选择

DMA

- 4个直接内存存取通道针对性能要求高的应用提供

外设:

- 1组低功耗UART
- 3组UART
- 2组I2C(400KHz)
- 2组SPI (10MHz)

硬件加速对称式加密引擎

- SHA2-256哈希引擎
- AES-128/AES-256 (ECB、CBC、CFB、CTR、OFB) 具有侧信道攻击防护对策
- 高达2.9Mbps的硬件加速引擎(AES)用于数据加密/解密 · 适用于实时语音和音频加密/解密应用

NIST CAVP认证的加密算法

- DRBG (SP800-90A)
- TRNG (符合SP800-22)
- AES-128/AES-256 (FIPS 197)
- SHA-256 (FIPS 180-4)

硬件隔离的安全执行环境

- 支持安全区域(Secure Zone)和安全外设(Secure Peripheral)
- 支持安全启动加载程序和防篡改
- 安全内存(SRAM, Flash, EEPROM)

符合NIST FIPS 140-3标准的防篡改技术

应用项目:

- 智慧家电、智能门锁
- 家庭、工业用充电设备
- 无线感测节点设备
- 物联网安全连接装置

No.: TDDS01-S7705-CN(B)	Name: SQ7705 中文产品规格书	Version: V1.1
-------------------------	----------------------	---------------

目录

1. 目录.....	3
2. 产品简介.....	4
2.1 重点说明.....	4
2.2 系统模块图.....	6
2.3 引脚配置/说明.....	7
2.4 I/O 线路图.....	17
3. 电气特性.....	20
3.1 极限参数.....	20
3.2 工作条件.....	21
3.2.1 工作条件.....	21
3.2.2 时钟源.....	21
3.2.3 I/O 特性.....	22
3.3 直流(DC)特性.....	23
3.4 上电复位电气特性.....	24
3.5 BROR 电气特性.....	25
3.6 LVD 电气特性.....	26
3.7 ADC 电气特性.....	27
3.8 FLASH 电气特性.....	28
3.9 EEPROM 电气特性.....	28
4. 寻址区域.....	29
4.1 程序存储器(PROGRAM MEMORY).....	29
4.2 数据存储器(DATA MEMORY).....	31
5. 系统运行.....	33
5.1 工作模式.....	33
6. 管理者模式与用户模式运作.....	34
6.1 功能叙述.....	34
附录 A. 产品型号信息.....	35
附录 B. 封装信息.....	36
LQFP64(10x10).....	36
修改记录.....	37

2. 产品简介

2.1 重点说明

SQ7705 最高工作频率 48MHz，具 64KB Flash、8KB EEPROM、8KB SRAM，具安全区存储器保护单元，提供硬件 AES-128/AES-256 与 SHA-256 加密运算法，与侦测环境攻击防护功能。具有 12 位 ADC、高精度内部高频振荡器($\pm 1.5\%$, $-20\sim 70^{\circ}\text{C}$)与精准的低电压检测(LVD)、深眠模式下功耗 1.2uA。丰富周边功能：3 个 16 位定时器(具计数器、外部触发、PWM、PPG 功能)、3 个 8/16 位定时器(具死区互补 PWM 输出)、3 组 UART、1 组低功耗 UART、2 组 I2C、2 组 SPI、具万年历功能之 RTC、唤醒与中断等功能。多种内部与外部时钟源，用户可依性能、耗电等不同需求进行工作模式优化调整。

SQ7705 采用 870E 核心，兼容 TLCS-870/C1 指令集架构，为一高效节能且具低电门数运算核心，其可变长度指令集提供 38 组核心指令，9 种寻址模式，指令操作码长度从 1 位到 5 位，一般指令多为 2 至 4 位。

核心为三阶管线设计，指令队列以及核心功能单元可于单周期中频繁执行指令，哈佛结构可使系统同时取出指令以及数据存取，特定硬件专门处理指令与数据对齐，增进工作效能。

多种内部与外部时钟源可根据用户所需频率选取，亦可支持数字外设以及精准模拟特性，用户可依性能、耗电等不同需求进行工作模式的优化调整。

注：8KB EEPROM 中，7.5K Bytes 供客户配置；0.5 K Bytes 为 MCU 内部使用

No.: TDDS01-S7705-CN(B)	Name: SQ7705 中文产品规格书	Version: V1.1
-------------------------	----------------------	---------------

产品型号	SQ7705LA064SGGR
脚位数(IO 数)	64(53)
工作电压	2.0~5.5V
工作温度	-40~85°C
外部唤醒	16
Flash 容量	64K Bytes
EEPROM 容量	8K Bytes
RAM	8K Bytes
ADC	12-bit x16-CH (VDD,外)
中断	外部: 8 内部: 44
内部晶振 / 精度	48MHz +/- 1% @ 0~50°C +/- 1.5% @ -20~70°C +/- 3% @ -40~85°C
外部晶振	1~16MHz 或 32768Hz
BROR	1 级
低电压检测	8 级 (+/- 3%)*2
定时器/ 计数器	8/16-bit Timer A x 3
	16-bit TCA x 3
	WDT,TBT,RTC,STM
PWM/PPG	8/16-bit Timer A x 3
	16-bit TCA x 3
传输	LEUART x 1 UART x 3 SPI x 2 I2C x 2
在线仿真	有
封装	LQFP64(10x10)

Note 1: 「VDD」表示 ADC 使用 VDD 为内部参考电压;「外」表示 ADC 使用外部参考电压。

Note 2: SQ 系列产品具 8 级 LVD · 精度最小可达±3%, 各级的详细规格请参阅产品规格书。

2.2 系统模块图

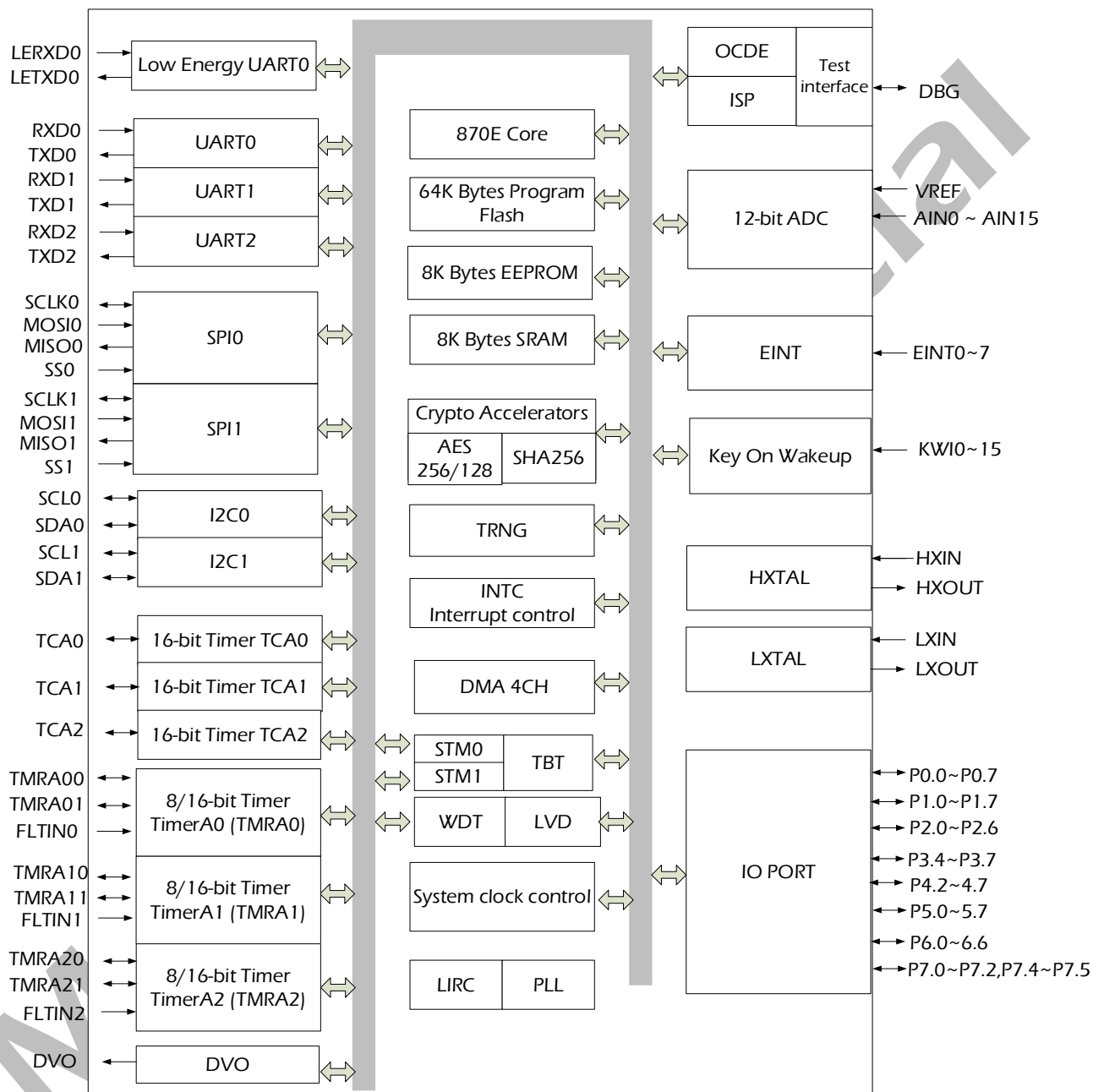


图 2.1 SQ7705系统模块图

1. TimerA (TMRA) 为8/16 bit 定时器/计数器功能；TMRA00与TMRA00为定时器/计数器的输入/输出功能。

No.: TDDS01-S7705-CN(B)	Name: SQ7705 中文产品规格书	Version: V1.1
-------------------------	----------------------	---------------

2.3 引脚配置/说明

产品型号: SQ7705LA064SGGR (LQFP64 封装)



图 2-2 LQFP-64 封装型态引脚配置

注 1：SQ7705 仿真需连接 P3.4/DBG、P4.2/RESET、VDD、VSS。客户在系统板上所预留之仿真脚位，请参考外部参考线路图进行设计，不建议增加其它元器件以免影响仿真特性或功能。

注 2：SQ7705 烧录以 OCDE 脚位脚位进行，客户在系统板上所预留之烧录脚位，请参考下图外部参考线路图进行设计，不建议增加其它元器件以免影响烧录特性或功能。4 线 OCDE 脚位：相同于仿真脚位(P3.4/DBG、P4.2/RESET、VDD、VSS)。烧录单颗 IC 内的 64KByte 程序空间所需时间约(7)秒。iMQ 仿真器(MO-Link)与烧录器支持此种烧录模式。

No.: TDDS01-S7705-CN(B)		Name: SQ7705 中文产品规格书		Version: V1.1
64 Pin.	引脚名称与 端口/选择功能	I/O类型	功能说明	
1	VDD	电源	VDD电源输入。	
2	P4.7/RTC/EINT7/KWI15/ FLTIN0	I/O (Type A)	P4.7为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。RTC、外部中断EINT7、唤醒输入引脚KWI15、8/16定时器FLTIN0输入脚位与P4.7共享引脚。	
3	P4.6/LXIN/EINT6/KWI14/ FLTIN1	I/O (Type B)	P4.6为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。低速外部参考时钟连接LXIN、外部中断EINT6、唤醒输入引脚KWI14、8/16定时器FLTIN1输入脚位与P4.6共享引脚。	
4	P4.5/LXOUT/EINT5/KWI13/ FLTIN2	I/O (Type B)	P4.5为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。低速外部参考时钟连接LXOUT、外部中断EINT5、唤醒输入引脚KWI13、8/16定时器FLTIN2输入脚位与P4.5共享引脚。	
5	P4.4/HXIN/TCA1/SCL1/ EINT4/ KWI12/TAMPER1	I/O (Type B)	P4.4为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。高速外部参考时钟连接HXIN、16位定时器TCA1、I2C引脚SCL1、外部中断EINT4、唤醒输入引脚KWI12、TAMPER1与P4.4共享引脚。	
6	P4.3/HXOUT/TCA0/SDA1/ EINT3/KWI11	I/O (Type B)	P4.3为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。高速外部参考时钟连接HXOUT、16位定时器TCA0、I2C引脚SDA1、外部中断EINT3、唤醒输入引脚KWI11与P4.3共享引脚。	
7	P4.2/RESET/EINT2/KWI10	I/O (Type A)	P4.2为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。外部中断EINT2、唤醒输入引脚KWI10与P4.2共享引脚。RESET与P4.2共享引脚。Reset为低电平有效 (low-active)	
8	P5.7/TCA2/CS1/AIN15/ EINT7/KWI15	I/O (Type C)	P5.7为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。16位定时器TCA2、SPI引脚CS1、ADC输入AIN15、外部中断EINT7、唤醒输入引脚KWI15与P5.7共享引脚。	
9	P5.6/TCA2/SCK1/DVO/ AIN14/EINT6/ KWI14	I/O (Type C)	P5.6为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。16位定时器TCA2、SPI引脚SCK1、分频器输出DVO、ADC输入AIN14、外部中断EINT6、唤醒输入引脚KWI14与P5.6共享引脚。	

No.: TDDS01-S7705-CN(B)	Name: SQ7705 中文产品规格书	Version: V1.1
-------------------------	----------------------	---------------

10	P5.5/MISO1/AIN13/EINT5/ KW113	I/O (Type C)	P5.5为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。SPI引脚MISO1、ADC输入AIN13、外部中断EINT5、唤醒输入引脚KW113与P5.5共享引脚。
11	P5.4/MOSI1/AIN12/EINT4/ KW112/TAMPER1	I/O (Type C)	P5.4为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。SPI引脚MOSI1、ADC输入AIN12、外部中断EINT4、唤醒输入引脚KW112、TAMPER1与P5.4共享引脚。
12	VSSA	GND	模拟电源接地
13	VDDA	电源	模拟电源输入
14	P5.3/TCA0/AIN11/ VREF_ADC/EINT3/KW111	I/O (Type C)	P5.3为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。16位定时器TCA0、ADC输入AIN11、VREF_ADC(外部参考电压)、外部中断EINT3、唤醒输入引脚KW111与P5.3共享引脚。
15	P5.2/TCA2/AIN10/EINT2/ KW110	I/O (Type C)	P5.2为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。16位定时器TCA2、ADC输入AIN10、外部中断EINT2、唤醒输入引脚KW110与P5.2共享引脚。
16	P5.1/TCA1/TXD1/AIN9/ EINT1/KW19	I/O (Type C)	P5.1为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。16位定时器TCA1、UART TXD1、ADC输入AIN9、外部中断EINT1、唤醒输入引脚KW19与P5.1共享引脚。
17	P5.0/TCA0/RXD1/AIN8/ EINT0/KW18/TAMPER0	I/O (Type C)	P5.0为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。16位定时器TCA0、UART RXD1、ADC输入AIN8、外部中断EINT0、唤醒输入引脚KW18、TAMPER0与P5.0共享引脚。
18	VSS	GND	接地
19	VDD	电源	电源输入
20	P1.7/TCA1/CS0/AIN7/EINT7/ KW17/FLTIN0	I/O (Type C)	P1.7为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。16位定时器TCA1、SPI引脚CS0、ADC输入AIN7、外部中断EINT7、唤醒输入引脚KW17、FLTIN0输入脚位与P1.7共享引脚。

No.: TDDS01-S7705-CN(B)	Name: SQ7705 中文产品规格书	Version: V1.1
-------------------------	----------------------	---------------

21	P1.6/TCA0/SCK0/AIN6/ EINT6/KWI6/FLTIN1	I/O (Type C)	P1.6为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。16位定时器TCA0、SPI引脚SCK0、ADC输入AIN6、外部中断EINT6、唤醒输入引脚KWI6、8/16定时器/计数器FLTIN1输入脚位与P1.6共享引脚。
22	P1.5/TCA1/MISO0/AIN5/ EINT5/KWI5/FLTIN2	I/O (Type C)	P1.5为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。16位定时器TCA1、SPI引脚MISO0、ADC输入AIN5、外部中断EINT5、唤醒输入引脚KWI5、8/16定时器/计数器FLTIN2输入脚位与P1.5共享引脚。
23	P1.4/TCA0/MOSI0/AIN4/ KWI4/EINT4/TAMPER1	I/O (Type C)	P1.4为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。16位定时器TCA0、SPI引脚MOSI0、ADC输入AIN4、外部中断EINT4、唤醒输入引脚KWI4、TAMPER1与P1.4共享引脚。
24	P1.3/LETXD0/AIN3/EINT3/ KWI3	I/O (Type C)	P1.3为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。Low energy UART引脚LETXD0、ADC输入AIN3、外部中断EINT3、唤醒输入引脚KWI3与P1.3共享引脚。
25	P1.2/LERXD0/AIN2/EINT2/ KWI2	I/O (Type C)	P1.2为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。Low energy UART引脚LERXD0、ADC输入AIN2、外部中断EINT2、唤醒输入引脚KWI2与P1.2共享引脚。
26	P1.1/TXD1/AIN1/ EINT1/ KWI1	I/O (Type C)	P1.1为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。UART引脚TXD1、ADC输入AIN1、外部中断EINT1、唤醒输入引脚KWI1与P1.1共享引脚。
27	P1.0/RXD1/AIN0/EINT0/ KWI0/TAMPER0	I/O (Type C)	P1.0为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。UART引脚RXD1、ADC输入AIN0、外部中断EINT0、唤醒输入引脚KWI0、TAMPER0与P1.0共享引脚。
28	P2.6/TCA2/EINT6/KWI6	I/O (Type C)	P2.6为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。16位定时器TCA2、外部中断EINT6、唤醒输入引脚KWI6与P2.6共享引脚。

No.: TDDS01-S7705-CN(B)	Name: SQ7705 中文产品规格书	Version: V1.1
-------------------------	----------------------	---------------

29	P2.5/LETXD0/SCL1/EINT5/ KWI5/TMRA21	I/O (Type C)	P2.5为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。 Low energy UART引脚LETXD0、I2C引脚SCL1、外部中断EINT5、唤醒输入引脚KWI5、8/16位定时器TMRA21与P2.5共享引脚。
30	P2.4/LERXD0/SDA1/EINT4/ KWI4/TMRA20/TAMPER1	I/O (Type C)	P2.4为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。 Low energy UART引脚LERXD0、I2C引脚SDA1、外部中断EINT4、唤醒输入引脚KWI4、8/16位定时器TMRA20、TAMPER1与P2.4共享引脚。
31	VSS	GND	接地
32	VDD	电源	电源输入
33	P2.3/CS1/EINT3/KWI3/ TMRA11	I/O (Type A)	P2.3为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。 SPI引脚CS1、外部中断EINT3、唤醒输入引脚KWI3、8/16位定时器TMRA11与P2.3共享引脚。
34	P2.2/TCA2/SCK1/SCL1/ EINT2/KWI2/TMRA10	I/O (Type A)	P2.2为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。 16位定时器TCA2、SPI引脚SCK1、I2C引脚SCL1、外部中断EINT2、唤醒输入引脚KWI2、8/16位定时器TMRA10与P2.2共享引脚。
35	P2.1/TCA1/MISO1/SDA1/ EINT1/KWI1/TMRA01	I/O (Type A)	P2.1为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。 16位定时器TCA1、SPI引脚MISO1、I2C引脚SDA1、外部中断EINT1、唤醒输入引脚KWI1、8/16位定时器TMRA01与P2.1共享引脚。
36	P2.0/MOSI1/EINT0/KWI0/ TMRA00/TAMPER0	I/O (Type A)	P2.0为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。 SPI引脚MOSI1、外部中断EINT0、唤醒输入引脚KWI0、8/16位定时器TMRA00、TAMPER0与P2.0共享引脚。
37	P6.6/TCA1/TXD0/EINT6/ KWI14/FLTIN0	I/O (Type A)	P6.6为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。 16位定时器TCA1、UART引脚TXD0、外部中断EINT6、唤醒输入引脚KWI14、8/16位定时器FLTIN0输入脚位与P6.6共享引脚。
38	P6.5/TCA0/RXD0/EINT5/ KWI13/FLTIN1	I/O (Type A)	P6.5为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。 16位定时器TCA0、UART引脚RXD0、外部中断EINT5、唤醒输入引脚KWI13、8/16位定时器FLTIN1输入脚位与P6.5共享引脚。

No.: TDDS01-S7705-CN(B)	Name: SQ7705 中文产品规格书	Version: V1.1
-------------------------	----------------------	---------------

39	P6.4/TCA2/EINT4/KWI12/ FLTIN2/TAMPER1	I/O (Type A)	P6.4为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。16位定时器TCA2、外部中断EINT4、唤醒输入引脚KWI12、8/16定时器FLTIN2输入脚位、TAMPER1与P6.4共享引脚。
40	P6.3/TCA1/TA21/EINT3/ KWI11	I/O (Type A)	P6.3为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。16位定时器TCA1、外部中断EINT3、唤醒输入引脚KWI11、8/16定时器TA21与P6.3共享引脚。
41	P6.2/DVO/EINT2/KWI10/ TMRA20	I/O (Type A)	P6.2为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。分频器输出DVO、外部中断EINT2、唤醒输入引脚KWI10、8/16定时器TMRA20与P6.2共享引脚。
42	P6.1/TXD0/CS0/EINT1/KWI9/ TA11	I/O (Type A)	P6.1为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。UART引脚TXD0、SPI引脚CS0、外部中断EINT1、唤醒输入引脚KWI9、与P6.1共享引脚。
43	P6.0/RXD0/SCK0/EINT0/ KWI8/TA10/TAMPER0	I/O (Type A)	P6.0为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。UART脚RXD0、SPI引脚SCK0、外部中断EINT0、唤醒输入引脚KWI8、8/16位定时器TA10、TAMPER0与P6.0共享引脚。
44	P3.7/RTC/TXD2/MISO0/ EINT7/KWI7/TA01	I/O (Type A)	P3.7为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。RTC、UART引脚TXD2、SPI引脚 MISO0、外部中断EINT7、唤醒输入引脚KWI 7、8/16位定时器TA01与P3.7共享引脚。
45	P3.6/RXD2/MOSI0/EINT6/ KWI6/TA00	I/O (Type A)	P3.6为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。UART引脚RXD2、SPI引脚MOSI0、外部中断EINT6、唤醒输入引脚KWI6、8/16位定时器TA00与P3.6共享引脚。
46	P3.5/EINT5/KWI5	I/O (Type A)	P3.5为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。外部中断EINT5、唤醒输入引脚KWI5与P3.7共享引脚。
47	VSS	GND	接地
48	VDD	电源	电源输入
49	P3.4/TXD1/EINT4/KWI4/DBG	I/O (Type A)	P3.4为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻或下拉电阻。UART引脚TXD1、外部中断EINT4、唤醒输入引脚KWI4与P3.4共享引脚。

No.: TDDS01-S7705-CN(B)	Name: SQ7705 中文产品规格书	Version: V1.1
-------------------------	----------------------	---------------

50	P0.7/TCA0/RXD1/CS0/EINT7/ KW17	I/O (Type A)	P0.7为双向可编程I/O端口。可以软件编程设定连接引脚内置上拉电阻或下拉电阻。16位定时器TCA0、UART引脚RXD1、SPI引脚CS0、外部中断EINT7、唤醒输入引脚KW17与P0.7共享引脚。
51	P0.6/LETXD0/SCK0/ EINT6 /KW16	I/O (Type A)	P0.6为双向可编程I/O端口。可以软件编程设定连接引脚内置上拉电阻或下拉电阻。Low energy UART引脚LETXD0、SPI引脚SCK0、外部中断EINT6、唤醒输入引脚KW16与P0.6共享引脚。
52	P0.5/LERXD0/MISO0/EINT5/ KW15	I/O (Type A)	P0.5为双向可编程I/O端口。可以软件编程设定连接引脚内置上拉电阻或下拉电阻。Low energy UART引脚LERXD0、SPI引脚MISO0、外部中断EINT5、唤醒输入引脚KW15与P0.5共享引脚。
53	P0.4/MOSI0 /EINT4/KW14/TAMPER1	I/O (Type A)	P0.4为双向可编程I/O端口。可以软件编程设定连接引脚内置上拉电阻或下拉电阻。SPI引脚MOSI0、外部中断EINT4、唤醒输入引脚KW14、TAMPER1与P0.4共享引脚。
54	P0.3/CS0/ EINT3/KW13	I/O (Type A)	P0.3为双向可编程I/O端口。可以软件编程设定连接引脚内置上拉电阻或下拉电阻。SPI引脚CS0、外部中断EINT3、唤醒输入引脚KW13与P0.3共享引脚。
55	P0.2/TCA2/ SCK0/EINT2/ KW12/TMRA21	I/O (Type A)	P0.2为双向可编程I/O端口。可以软件编程设定连接引脚内置上拉电阻或下拉电阻。16位定时器TCA2、SPI引脚SCK0、外部中断EINT2、唤醒输入引脚KW12、8/16位定时器TMRA21与P0.2共享引脚。
56	P0.1/TCA1/TXD0/MISO0/EIN T1/KW11/TMRA20	I/O (Type A)	P0.1为双向可编程I/O端口。可以软件编程设定连接引脚内置上拉电阻或下拉电阻。16位定时器TCA1、UART引脚TXD0、SPI引脚MISO0、外部中断EINT1、唤醒输入引脚KW11、8/16位定时器TMRA20与P0.1共享引脚。
57	P0.0/TCA0/RXD0/ MOSI0/KW10/EINT0/TMRA11 /TAMPER0	I/O (Type A)	P0.0为双向可编程I/O端口。可以软件编程设定连接引脚内置上拉电阻或下拉电阻。16位定时器TCA0、UART引脚RXD0、SPI引脚MOSI0、外部中断EINT0、唤醒输入引脚KW10、8/16位定时器TMRA11、TAMPER0与P0.0共享引脚。
58	P7.5/TXD2/SCL0/EINT5/ KW113/TMRA10	I/O (Type A)	P7.5为双向可编程I/O端口。可以软件编程设定连接引脚内置上拉电阻或下拉电阻。UART引脚TXD2、I2C引脚SCL0、外部中断EINT5、唤醒输入引脚KW113、8/16位定时器TMRA10与P7.5共享引脚。
59	P7.4/TCA1/RXD2/SDA0/ EINT4/KW112/TMRA01/TAMP ER1	I/O (Type A)	P7.4为双向可编程I/O端口。可以软件编程设定连接引脚内置上拉电阻或下拉电阻。16位定时器TCA1、UART引脚RXD2、I2C引脚SDA0、外部中断EINT4、唤醒输入引脚KW112、8/16位定时器TMRA01、TAMPER1与P7.4共享引脚。

No.: TDDS01-S7705-CN(B)	Name: SQ7705 中文产品规格书	Version: V1.1
-------------------------	----------------------	---------------

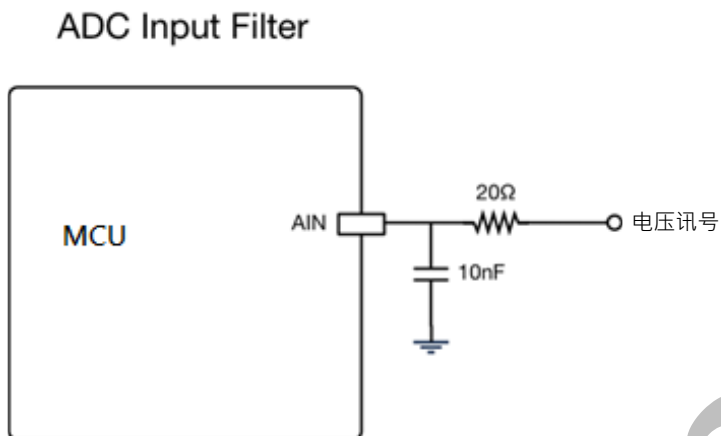
60	P7.2/EINT2/KW110/TMRA00	I/O (Type A)	P7.2为双向可编程I/O端口·可以软件编程设定连接引脚内置上拉电阻或下拉电阻·外部中断EINT2、唤醒输入引脚KW110、8/16位定时器TMRA00与P0.1共享引脚。
61	P7.1/SCL0/EINT1/KW19	I/O (Type A)	P7.1为双向可编程I/O端口·可以软件编程设定连接引脚内置上拉电阻或下拉电阻·I2C引脚SCL0、外部中断EINT1、唤醒输入引脚KW19与 P7.1共享引脚。
62	P7.0/CS1/SDA0/EINT0/KW18/ TAMPER0	I/O (Type A)	P7.0为双向可编程I/O端口·可以软件编程设定连接引脚内置上拉电阻或下拉电阻·SPI引脚CS1、I2C引脚SDA0、外部中断EINT0、唤醒输入引脚KW18、TAMPER0与P7.0共享引脚。
63	VSSA	GND	模拟电源接地
64	VDDA	电源	模拟电源输入

iMQ Confidential

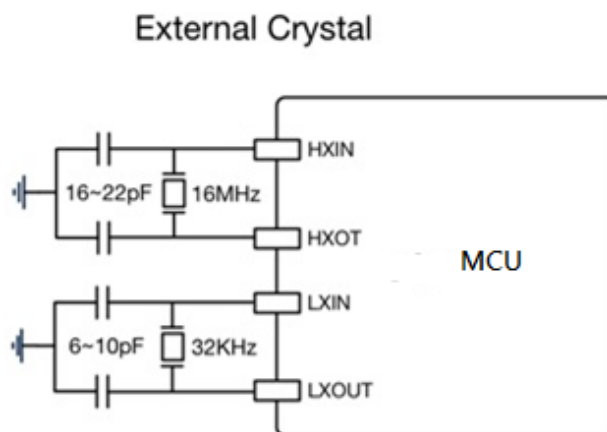
No.: TDDS01-S7705-CN(B)	Name: SQ7705 中文产品规格书	Version: V1.1
-------------------------	----------------------	---------------

以下为在使用 SQ7705 产品时建议的外部参考线路，若使用到相关引脚功能时，请参考所对应的接线建议：

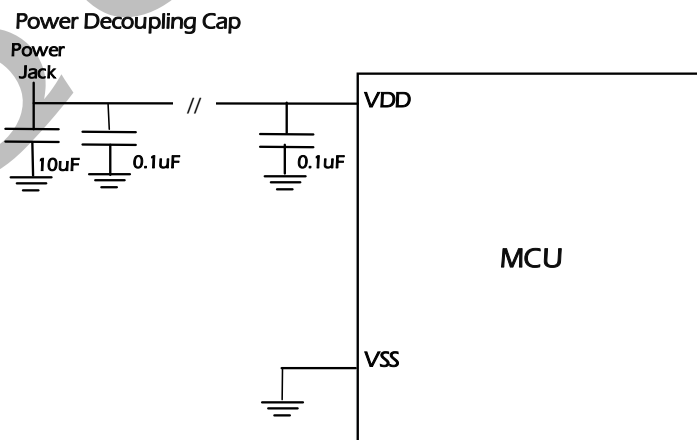
1. 进行 ADC 输入滤波：



2. 使用外部参考时钟引脚：

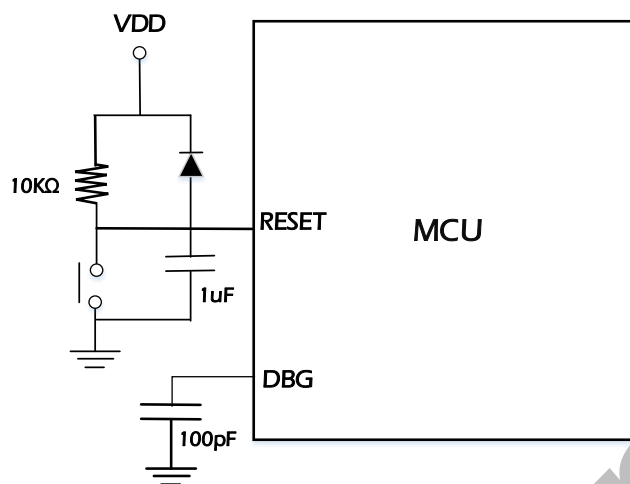


3. 电源去耦(power decoupling)：



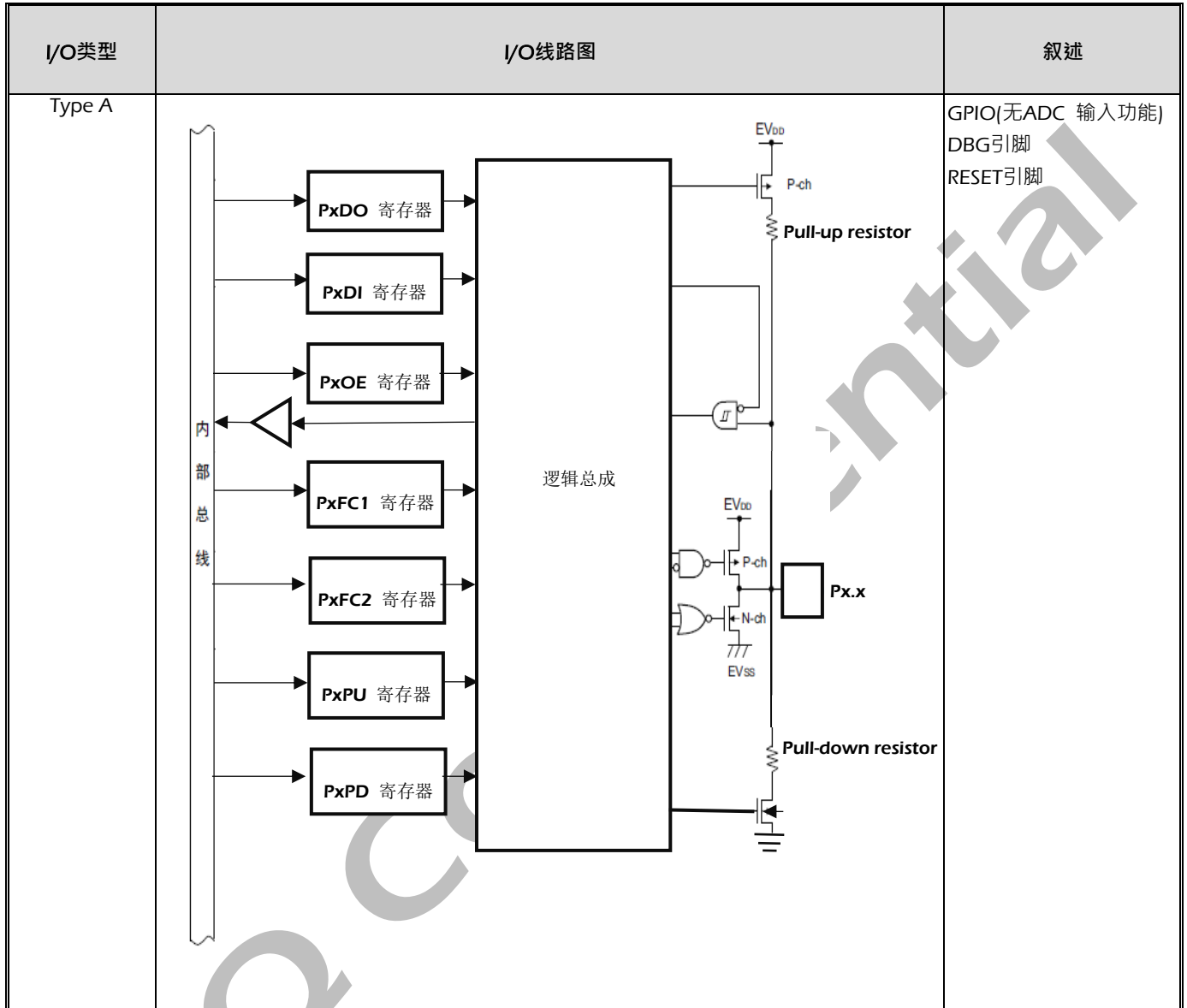
注：上图近 IC 端(VDD)的 0.1uF,应该尽可能靠近 IC

4. 复位引脚与仿真引脚 :



iMQ Confidential

2.4 I/O 线路图



I/O类型 (Circuit Type)	I/O线路图	叙述
Type B	<p>The diagram illustrates the internal circuitry for Type B I/O. On the left, an '内部总线' (Internal Bus) is connected to a series of registers: PxDO, PxDI, PxOE, PxFC1, PxFC, PxPU, and PxPD. These registers are connected to a central '逻辑总成' (Logic Block). The logic block's output is connected to two output drivers: P4.5/LXOUT and P4.6/LXIN. Each driver consists of an N-channel MOSFET (N-ch) and a P-channel MOSFET (P-ch) connected to a common node, with a resistor connected to ground. The P4.5/LXOUT driver also includes an inverter and a buffer.</p>	<p>连接外部参考时钟引脚</p>

I/O类型 (Circuit Type)	I/O线路图	叙述
Type C	<p>The diagram illustrates the internal circuitry for Type C I/O. On the left, an '内部总线' (Internal Bus) connects to several registers: PxDO, PxDI, PxOE, PxFC1, PxFC2, PxPU, and PxPD. These registers are connected to a central '逻辑总成' (Logic Block). The logic block controls various output drivers. One driver is a P-channel MOSFET with a pull-up resistor connected to EV_{DD}. Another driver is a CMOS inverter with a pull-down resistor connected to EV_{SS}. A third driver is an A/D converter, also controlled by the logic block. The output of the A/D converter is connected to an N-channel MOSFET driver.</p>	GPIO(具ADC 输入功能)

3. 电气特性

3.1 极限参数

单片机操作时切勿超过以下任一项极限参数值。即使仅是极短时间，也可能造成单片机损坏或性能衰退，严重者可能导致起火或爆炸、造成伤害。因此，请确保采用本单片机设计开发之产品 或系统不超过以下极限参数值。

($V_{SS} = 0V$)

参数	符号	引脚	极限参数	单位
供电电压范围	V_{DD}	—	-0.3 to 6.0	V
输入电压范围	V_{IN}	全部数位引脚	-0.3 to $V_{DD}+0.3$	V
最大输出电流(总和)	—	全部 I/O 引脚	100	mA
储存温度范围	T_{STG}	—	-50 to 125	°C

No.: TDDS01-S7705-CN(B)	Name: SQ7705 中文产品规格书	Version: V1.1
-------------------------	----------------------	---------------

3.2 工作条件

以下定义出当装置于电压及温度最大/最小值运行时其电气特性。除非另有说明，否则标准条件是在「室温 25°C 及标准工作电压 $V_{DD}=5V$ 」下测定而得。

3.2.1 工作条件

参数	符号	测试条件	最小	标准	最大	单位
工作电压	V_{DD}	-	2.0	3.3	5.5	V
模拟工作电压	V_{DDA}	-	2.0	3.3	5.5	V
复位电压(注)	V_{RST}	-	1.85	1.90	1.95	V
工作温度	T_A	-	-40	25	85	°C

注：复位电压使用 BROR

3.2.2 时钟源

参数	符号	测试条件	最小	标准	最大	单位
外部时钟源						
外部低速时钟	f_{LXIN}	-	-	32768	-	Hz
外部高速时钟	f_{XIN}	-	1	-	16	MHz
内部时钟源						
内部高速时钟 (PLL) (注 1)	f_{PLL}	$T_A = 25^\circ\text{C}$	- 1%	48	+ 1%	MHz
		$T_A = 0 \sim 50^\circ\text{C}$ (注 2)	- 1%	48	+ 1%	
		$T_A = -20 \sim 70^\circ\text{C}$ (注 2)	- 1.5%	48	+ 1.5%	
		$T_A = -40 \sim 85^\circ\text{C}$	- 2%	48	+ 2%	
内部低速时钟	f_{LIRC}	$T_A = 25^\circ\text{C}$	-15%	32	+ 15%	KHz
		$T_A = -40 \sim 85^\circ\text{C}$	-30%	32	+ 30%	

注 1：PLL 来源可为外部晶振(HXTAL)，以外部晶振(HXTAL)作为 PLL 来源时，外部晶振需为 8MHz。

注 2：此规格为 $V_{DD} = 5V \pm 10\%$ (即 4.5~5.5V) 条件下。

No.: TDDS01-S7705-CN(B)	Name: SQ7705 中文产品规格书	Version: V1.1
-------------------------	----------------------	---------------

3.2.3 I/O 特性

参数	符号	测试条件	最小	标准	最大	单位
低电压输入	V_{IL}	-	0	-	0.25 VDD	V
高电压输入	V_{IH}	-	0.75 VDD	-	VDD	V
端口引脚之低电压输出	V_{OL1}	PODSEL=0, IOL=5mA, VDD=5V	-	-	0.4	V
	V_{OL2}	PODSEL=1, IOL=10mA, VDD=5V	-	-	0.4	V
端口引脚之高电压输出	V_{OH1}	PODSEL=0, IOH=1.75mA, VDD=5V	VDD-0.6	-	-	V
	V_{OH2}	PODSEL=1, IOH=3.5mA, VDD=5V	VDD-0.6	-	-	V
低电平输出电流	I_{OL1}	PODSEL=0, $V_o=0.1*VDD$, VDD=5V	2.5	6.7		mA
		PODSEL=0, $V_o=0.3*VDD$, VDD=5V	7	15		mA
	I_{OL2}	PODSEL=1, $V_o=0.1*VDD$, VDD=5V	5	13.4		mA
		PODSEL=1, $V_o=0.3*VDD$, VDD=5V	14	30		mA
高电平输出电流	I_{OH1}	PODSEL=0, $V_o=0.9*VDD$, VDD=5V	1	2.4		mA
		PODSEL=0, $V_o=0.7*VDD$, VDD=5V	3	5.8		mA
	I_{OH2}	PODSEL=1, $V_o=0.9*VDD$, VDD=5V	2	4.8	-	mA
		PODSEL=1, $V_o=0.7*VDD$, VDD=5V	6	11.6	-	mA
上拉电阻	R_{PULLUP}	连接内置上拉电阻	10	20	40	k Ω
下拉电阻	R_{PULLDN}	连接内置下拉电阻	10	20	40	k Ω

注 1 : 设定 PODSEL , 可选择管脚驱动力。

No.: TDDS01-S7705-CN(B)	Name: SQ7705 中文产品规格书	Version: V1.1
-------------------------	----------------------	---------------

3.3 直流(DC)特性

Operating @ 3.3 V , Ta= -40~85°C						
参数	符号	测试条件	最小	标准	最大	单位
普通模式 (由 Flash 执行)	I _{DD_N0}	系统时钟为 PLL 时钟源为内部高速时钟) fsysclk=48MHz (fsysclk=PLL 48MHz)	-	8.2	-	mA
	I _{DD_N1}	系统时钟为外部高速时钟 (HXTAL) fsysclk=16MHz (fsysclk=HXTAL 16MHz)	-	4.1	-	mA
	I _{DD_N2}	系统时钟为内部低速时钟 (LIRC) fsysclk=32KHz (fsysclk=LIRC 32KHz)	-	1.2	-	mA
	I _{DD_N3}	系统时钟为外部低速时钟 (LXTAL) fsysclk=32768Hz (fsysclk=LXTAL 32768Hz)	-	1.2	-	mA
睡眠模式 (CPU 时钟停止运行)	I _{DD_SL0}	系统时钟为 PLL(时钟源为内部高速时钟) fsysclk= 24MHz (fsysclk=PLL 24MHz)	-	4.6	-	mA
	I _{DD_SL1}	系统时钟为外部高速时钟 (HXTAL) fsysclk=16MHz (fsysclk=HXTAL 16MHz)	-	2.5	-	mA
	I _{DD_SL2}	系统时钟为内部低速时钟 (LIRC) fsysclk=32KHz (fsysclk=LIRC 32KHz)	-	1.2	-	mA
	I _{DD_SL3}	系统时钟为外部低速时钟 (LXTAL) fsysclk=32768Hz (fsysclk=LXTAL 32768Hz)	-	1.2	-	mA
深眠模式 (CPU 以及 RAM 为保持模式)	I _{DD_DS0}	RTC 不启动 LIRC 恒开 · 其他所有功能都关闭	-	0.6	-	uA
	I _{DD_DS1}	RTC 启动, LXTAL on	-	0.6	-	uA

3.4 上电复位电气特性

V _{SS} =0, T _a =-40~85°C					
符号	叙述	最小	标准	最大	单位
t _{PPW}	上电复位最小脉宽 Power-on reset minimum pulse width	1	-	-	ms
t _{PWUP}	上电复位后到 CPU ready 时间 Warming-up time after a reset is clear and CPU ready	-	4	-	ms
t _{VDD}	上电时间 Power supply rise time	0.5		5	ms

注: 此 t_{PWUP} 不包含 BOOTROM code 执行时间。

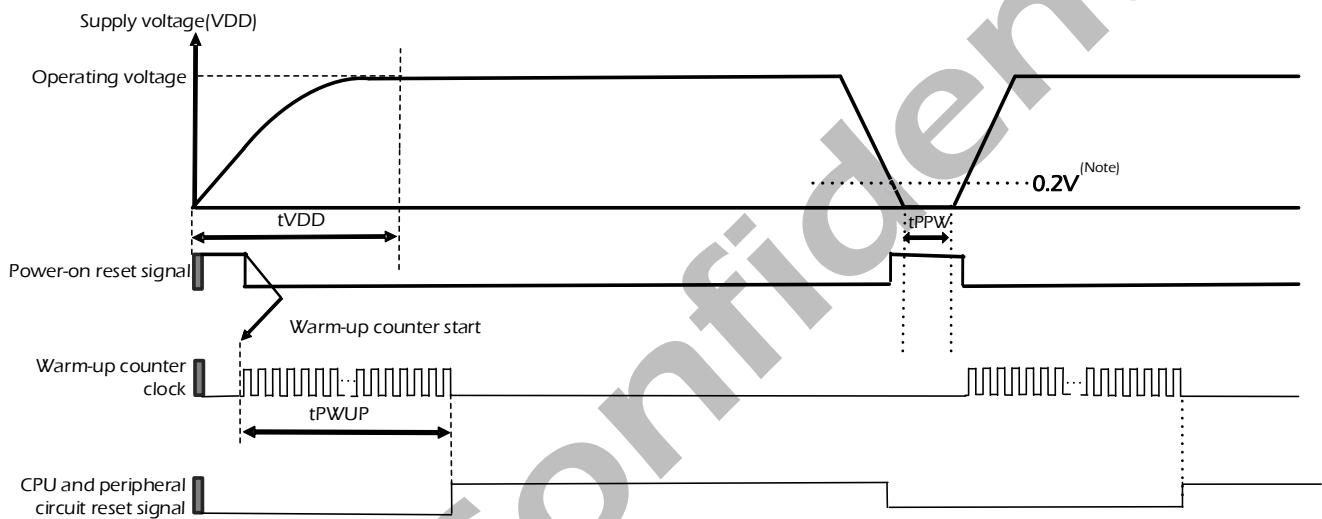


图 3-1 上电复位时序图

Note : 当系统下电时, 电压需低于 0.2V 再重新上电, 才能确保重新上电后的 POR 动作正常。

No.: TDDS01-S7705-CN(B)	Name: SQ7705 中文产品规格书	Version: V1.1
-------------------------	----------------------	---------------

3.5 BROR 电气特性

Ta=-40~85°C

参数	符号	测试条件	最小	标准	最大	单位
BROR 检测电压	VBROR_Rising	VDD rise time and fall time > tVDD (tVDD please refer to ch3.4 POR characteristics)	1.95	2.0	2.05	V
	VBROR_Falling		1.85	1.90	1.95	V

符号	叙述	最小	标准	最大	单位
tBRTOFF	BROR voltage detection releasing response time	-	1	10	us
tBRTON	BROR voltage detecting detection response time	-	1	10	us

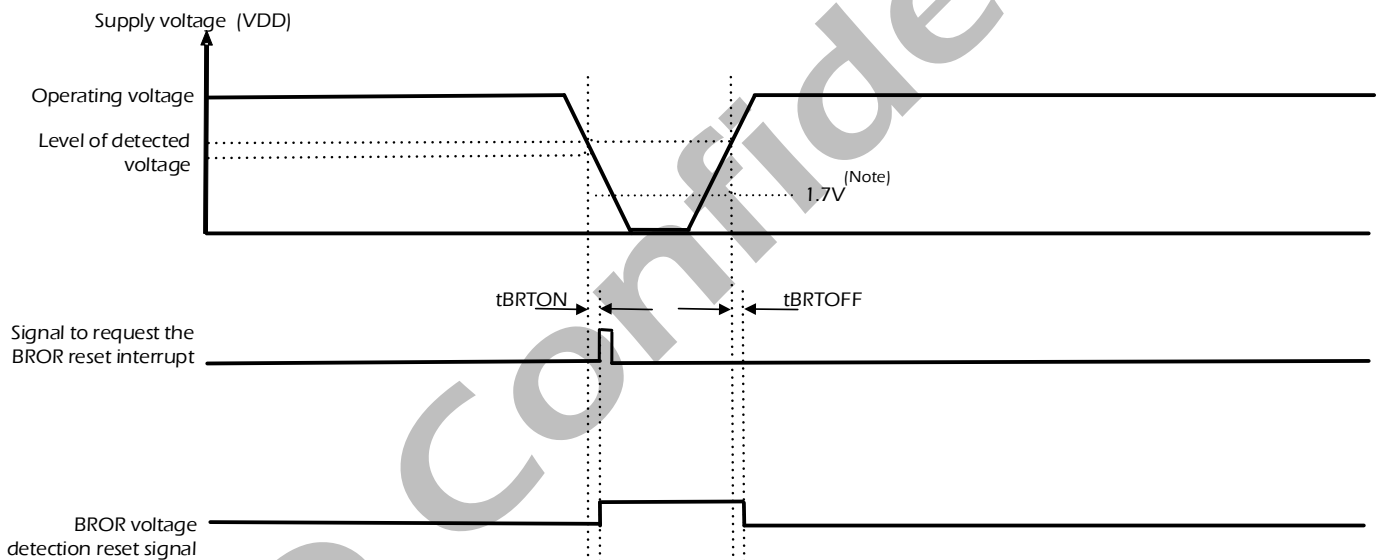


图 3-2 BROR 复位

Note : 请勿让 VDD 在低于 1.7V 以下执行任何动作, 否则会有系统性风险, 造成系统误动作。

No.: TDDS01-S7705-CN(B)	Name: SQ7705 中文产品规格书	Version: V1.1
-------------------------	----------------------	---------------

3.6 LVD 电气特性

Ta=-40~85°C						
参数	符号	测试条件	最小	标准	最大	单位
LVD 检测电压 0	VD0LVL1	Falling Mode, LVD0CFG=000 (Note)	1.90	2.00	2.10	V
	VD0LVL2	Falling Mode, LVD0CFG =001	2.23	2.35	2.47	V
	VD0LVL3	Falling Mode, LVD0CFG =010	2.52	2.65	2.78	V
	VD0LVL4	Falling Mode, LVD0CFG =011	2.71	2.85	2.99	V
LVD 检测电压 1	VD1LVL1	Falling Mode, LVD1CFG=100	2.99	3.15	3.31	V
	VD1LVL2	Falling Mode, LVD1CFG=101	3.78	3.98	4.18	V
	VD1LVL3	Falling Mode, LVD1CFG =110	3.99	4.20	4.41	V
	VD1LVL4	Falling Mode, LVD1CFG =111	4.28	4.50	4.73	V

符号	叙述	最小	标准	最大	单位
tVLTON	Voltage detecting detection response time	-	1	10	us

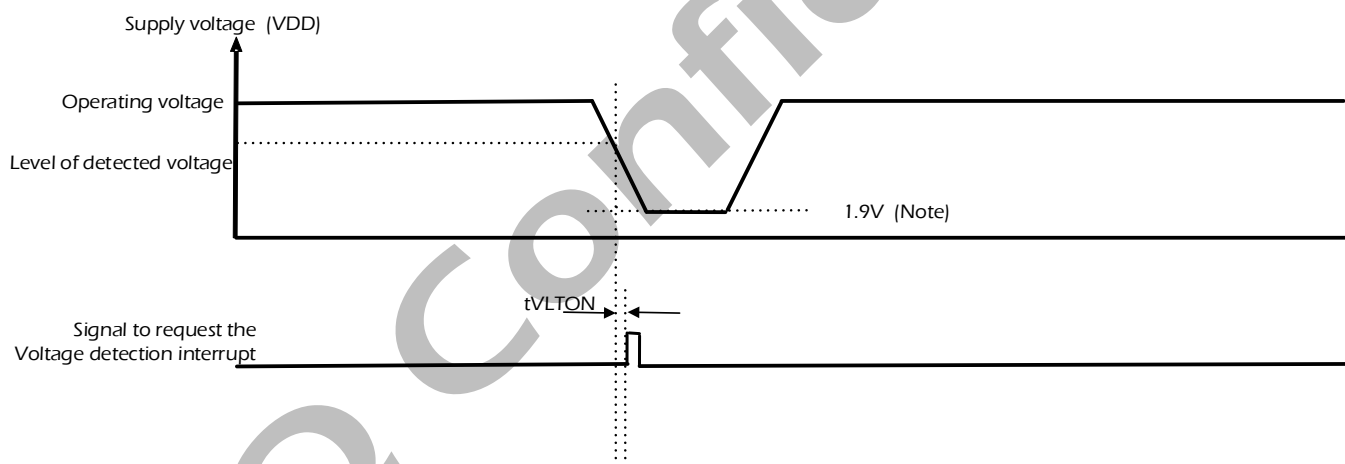


图 3-3 LVD 中断

注：LVD0 设定为 VD0LVL1 电压下降时可能会先触发 BROR

No.: TDDS01-S7705-CN(B)	Name: SQ7705 中文产品规格书	Version: V1.1
-------------------------	----------------------	---------------

3.7 ADC 电气特性

VREF_ADC=VDD 4.5V ≤ VDD ≤ 5.5V, T _A = -40~85°C					
参数	符号	最小	标准	最大	单位
分辨率	RES _{ADC}	–	12	–	bits
最大转换速率	f _{ADC}	–	–	470	KSPS
微分非线性误差(DNL)	DNL _{ADC}	–	–	±2.5	LSB
积分非线性误差(INL)	INL _{ADC}	–	–	±3.5	LSB
绝对增益精度	E _{GAIN}	–	–	±5	LSB
偏移误差	E _{OFFSET}	–	–	±4.5	LSB
输入电压范围	V _{ADC_RNG}	–	–	VDD	V
VREF_ADC 电压范围	V _{REF_ADC}	VDD ^{注1}			V

注 1 : VREF_ADC=VDD · 电压范围 4.5~5.5V
 注 2 : 不包含偏移(offset)与增益补偿(gain compensation)
 注 3 : ADC sample rate = $\frac{1}{22} \times \frac{f_{sysclk}}{ADCCKDIV}$
 e.x. 当系统主频为 24MHz, ADCCKDIV 设为 0x02 · ADC Sample rate : $\frac{1}{22} \times \frac{24MHz}{2^2} = 272.727ksps$

VREF_ADC=VDD 2V ≤ VDD ≤ 5.5V, T _A = -40~85°C					
参数	符号	最小	标准	最大	单位
分辨率	RES _{ADC}	–	12	–	bits
最大转换速率	f _{ADC}	–	–	470	KSPS
微分非线性误差(DNL)	DNL _{ADC}	–	–	±4	LSB
积分非线性误差(INL)	INL _{ADC}	–	–	±5	LSB
绝对增益精度	E _{GAIN}	–	–	±6	LSB
偏移误差	E _{OFFSET}	–	–	±6	LSB
输入电压范围	V _{ADC_RNG}	–	–	VDD	V
VREF_ADC 电压范围	V _{REF_ADC}	VDD ^{注1}			V

注 1 : VREF_ADC=VDD · 电压范围 2~5.5V
 注 2 : 不包含偏移(offset)与增益补偿(gain compensation)
 注 3 : ADC sample rate = $\frac{1}{22} \times \frac{f_{sysclk}}{ADCCKDIV}$
 e.x. 当系统主频为 24MHz, ADCCKDIV 设为 0x02 · ADC Sample rate : $\frac{1}{22} \times \frac{24MHz}{2^2} = 272.727ksps$

No.: TDDS01-S7705-CN(B)	Name: SQ7705 中文产品规格书	Version: V1.1
-------------------------	----------------------	---------------

3.8 Flash 电气特性

($V_{SS} = 0V, 2.0V \leq V_{DD} \leq 5.5V, T_{OPR} = -40 \text{ to } 85^{\circ}C$)

参数	测试条件	最小	标准	最大	单位
Flash 保证烧写次数		-	-	100,000	次
Flash 烧写时间	烧写时间(per byte)	-	-	40	μs
Flash 擦除时间	整颗擦除 chip erase	-	-	40	ms
	扇区擦除 sector erase (1 区块 = 512 字节)	-	-	5	

3.9 EEPROM 电气特性

($V_{SS} = 0V, 2.0V \leq V_{DD} \leq 5.5V, T_{OPR} = -40 \text{ to } 85^{\circ}C$)

参数	测试条件	最小	标准	最大	单位
EEPROM 保证烧写次数		-	-	100,000	次
EEPROM 烧写时间	烧写时间(per byte)	-	-	40	μs
EEPROM 擦除时间	整颗擦除 chip erase	-	-	40	ms
	扇区擦除 sector erase (1 区块 = 32 字节)	-	-	5	

4. 寻址区域

寻址区域可分作程序区域以及数据区域，其编码及数据存取可为字节存取或是字存取。可寻址存储器空间 64KB 程序区域以及 64KB 数据区域。SQ7705 提供安全存储器保护(memory protection)功能，区分为管理者模式(ADM Mode)与用户模式(User Mode)。管理者模式(ADM Mode)的权限可存取整个系统，而用户模式(User Mode)访问权限会依据 MPU(Memory Protect Unit)寄存器设定。

4.1 程序存储器(Program Memory)

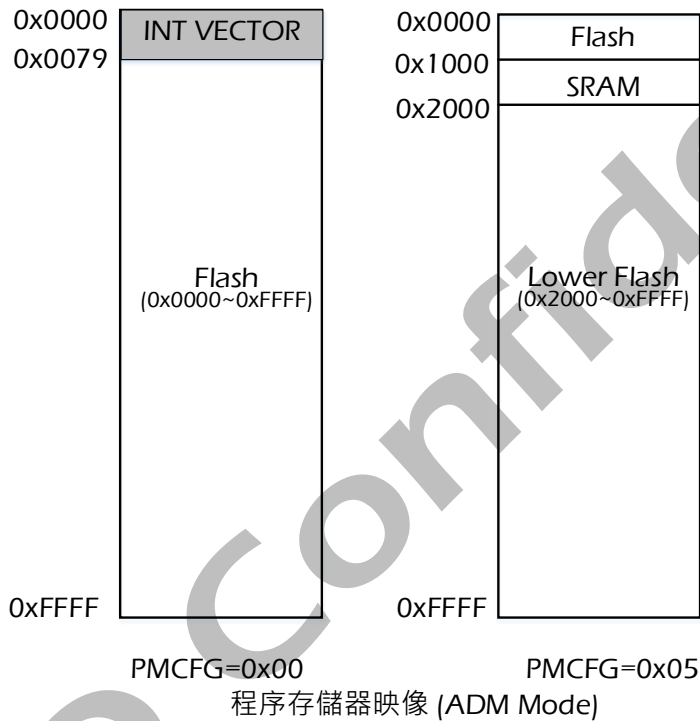


图 4-1 程序存储器映像(ADM Mode)

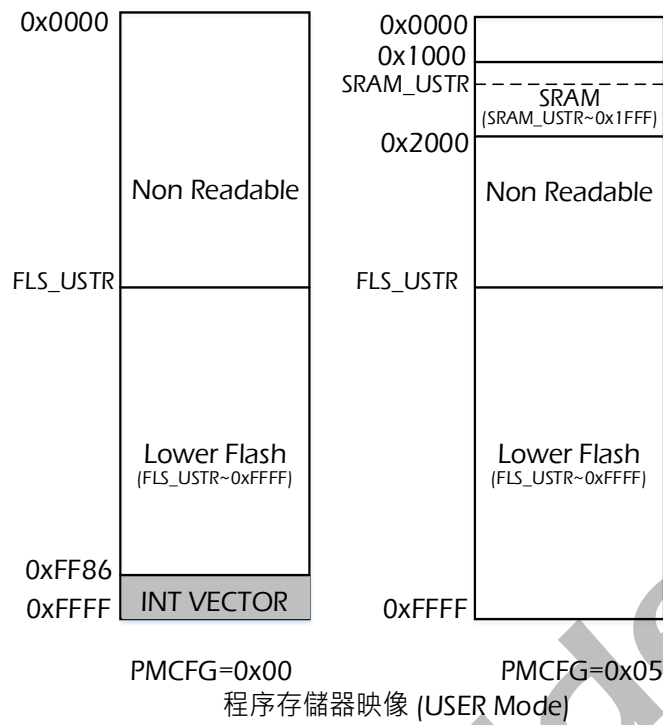
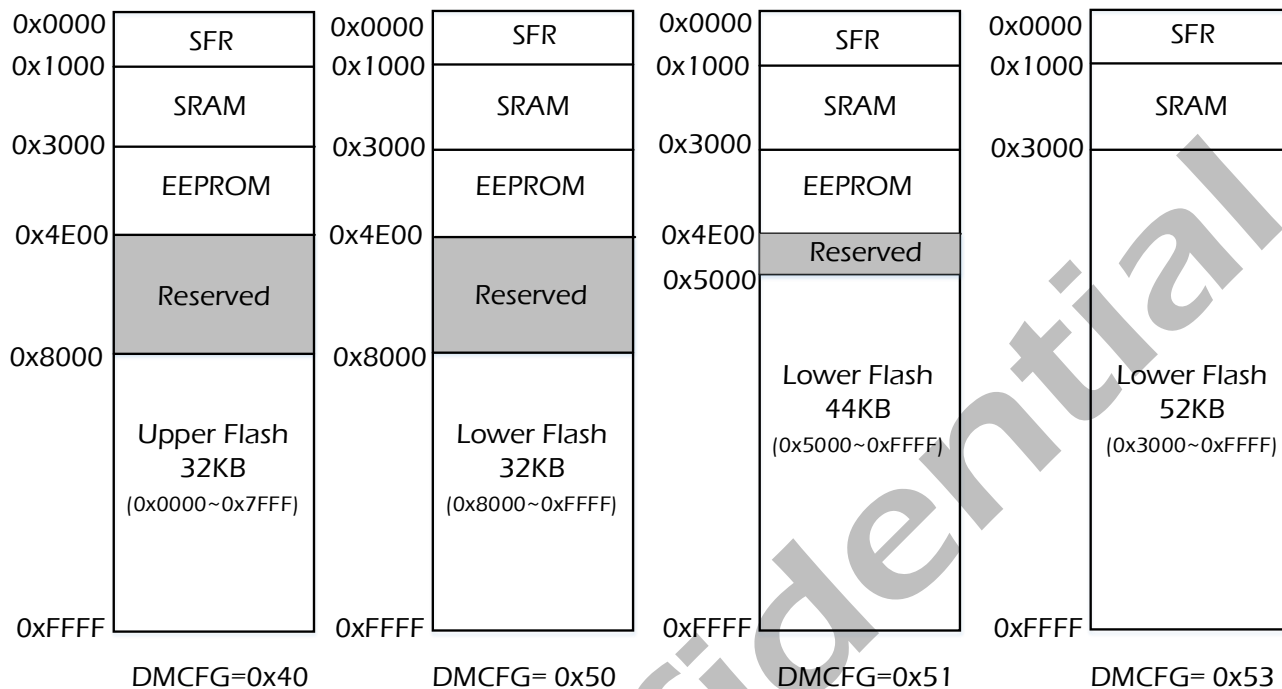


图 4-2 程序存储器映像(User Mode)

No.: TDDS01-S7705-CN(B)	Name: SQ7705 中文产品规格书	Version: V1.1
-------------------------	----------------------	---------------

4.2 数据存储器(Data Memory)



数据存储器映像 (ADM Mode)

图 4-3 数据存储器映像 (ADM Mode)

注：EEPROM 中 · 7.5K Bytes 供客户配置; 0.5 K Bytes 为 MCU 内部使用

No.: TDDS01-S7705-CN(B)	Name: SQ7705 中文产品规格书	Version: V1.1
-------------------------	----------------------	---------------

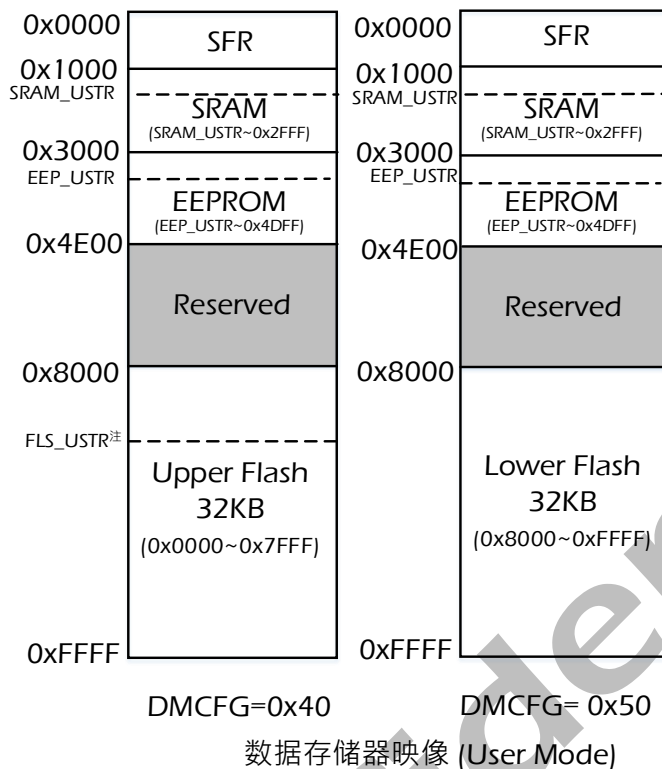


图 4-4 数据存储器映像 (User Mode)

注：FLS_USTR 可設置於 Upper Flash 或 Lower Flash

注：EEPROM 中 · 7.5K Bytes 供客户配置; 0.5 K Bytes 为 MCU 内部使用

内存类别	起始地址	结束地址
SFR	0x0000	0x0FFF
SRAM	0x1000	0x2FFF
EEPROM	0x3000	0x4DFF

表 4-1 内存映射

No.: TDDS01-S7705-CN(B)	Name: SQ7705 中文产品规格书	Version: V1.1
-------------------------	----------------------	---------------

5. 系统运行

5.1 工作模式

产品拥有 3 种工作模式：一般模式、睡眠模式与深眠模式

一般模式为正常运行模式。在低功耗模式，CPU 可进入睡眠、深眠，以上两种模式，皆可进行功耗节约，逐渐降低电流消耗值，使系统运行所需电流由 mA 降至 uA 等级。

下表总结以上模式中各功能开启/关闭状态。

模式	普通	睡眠	深眠
CPU 时钟	ON	OFF	OFF
外围 时钟	ON*	ON*	OFF*
LDO	ON	ON	OFF*
BROR	ON*	ON*	ON*
LVD	OFF*	OFF*	OFF*
PLL	ON*	ON*	OFF
HXTAL	OFF*	OFF*	OFF
LXTAL	OFF*	OFF*	OFF*
LIRC	ON	ON	ON
RTC	OFF*	OFF*	OFF*
LEUART	OFF*	OFF*	OFF*
Flash	ON	ON	OFF
EEPROM	ON	ON	OFF
RAM	ON	ON	Retention
备注	*：可以透过软件选择开启或关闭 Retention: 数据保留		

表 5- 1 系统工作模式以及所对应之功能状态

6. 管理者模式与用户模式运作

6.1 功能叙述

提供管理者模式(ADM Mode, Adiministrator mode)与用户模式(User Mode)两种模式。ADM Mode 有权限可存取整个系统，而 User Mode 访问权限会被 MPU(Memory Protect Unit)相关寄存器控制。

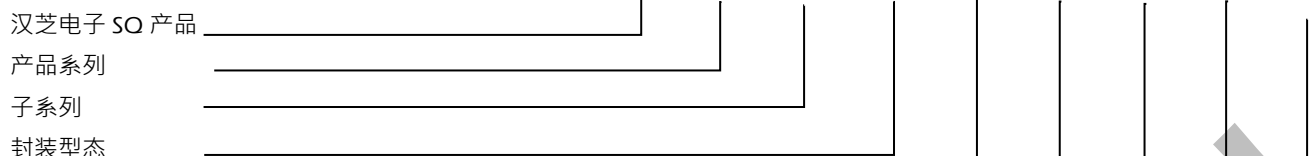
两个模式的中断与 RESET 向量位置都有所不同，可以看成内部有两个独立系统在运作，两个系统可透过一定流程切换(Mode Exchange)。

详细运作模式请参考 AP240101_SQ7705 IDE 使用说明 V1.0-CN

No.: TDDS01-S7705-CN(B)	Name: SQ7705 中文产品规格书	Version: V1.1
-------------------------	----------------------	---------------

附录 A. 产品型号信息

范例：



代码	封装	代码	封装
ST	SOT23	SD	SDIP
SP	SOP	LQ	LOFP 7x7
MS	MSOP	LA	LOFP 10x10
SS	SSOP	LE	LOFP 14x14
DP	PDIP	N4	QFN 4x4
TS	TSOP	N5	QFN 5x5
DS	TSSOP		

脚位数

代码	封装	代码	封装
005	5	032	32
006	6	036	36
008	8	040	40
010	10	044	44
014	14	048	48
016	16	064	64
020	20	080	80
024	24	096	96
028	28	100	100

程序存储器容量

数据存储器容量

数据存储器容量

代码	程序/数据存储器容量	代码	程序/数据存储器容量
A	128 Bytes	H	16K Bytes
B	256 Bytes	K	24K Bytes
E	512 Bytes	M	32K Bytes
J	1K Bytes	N	40K Bytes
L	2K Bytes	P	48K Bytes
T	4K Bytes	S	64K Bytes
G	8K Bytes	U	96K Bytes
C	12K Bytes	W	128K Bytes

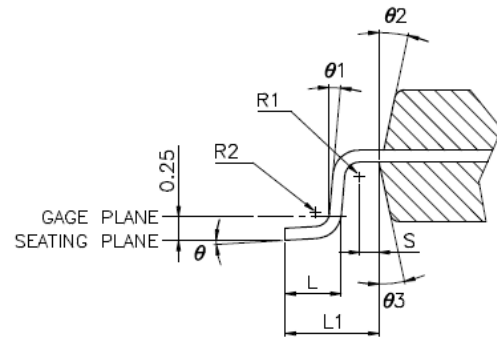
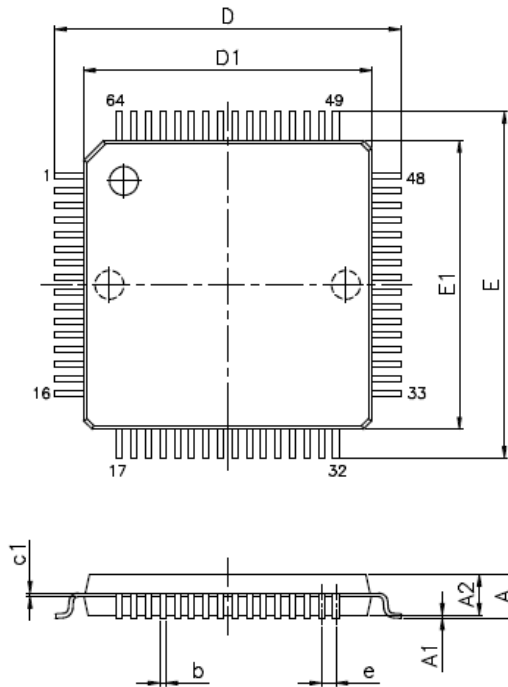
工作温度

代码	工作温度
R	-40~85°C

No.: TDDS01-S7705-CN(B)	Name: SQ7705 中文产品规格书	Version: V1.1
-------------------------	----------------------	---------------

附录 B. 封装信息

LQFP64(10x10)



标号	毫米		
	最小值	典型值	最大值
A	1.45	1.55	1.65
A1	0.05	-	0.15
A2	1.3	1.4	1.5
b	0.17	0.22	0.27
c1	0.09	-	0.16
D	11.75	12.00	12.25
D1	9.90	10.00	10.10
E	11.75	12.00	12.25
E1	9.90	10.00	10.10
e	0.50 BSC		
L	0.45	-	0.75
L1	1.0 REF		

汉芝电子股份有限公司

iMQ Technology Inc.

No.: TDDS01-S7705-CN(B)	Name: SQ7705 中文产品规格书	Version: V1.1
-------------------------	----------------------	---------------

修改记录

版本	发布日期	改版描述
V1.1	2024/4/18	1. 与完整版规格书 V1.1 同步
V1.0	2024/1/11	1. “4.寻址区域” 修改程序存储器与数据存储器映射关于 ADM 与 User Mode 相关叙述
V0.7	2023/7/14	新发行